

DRIVING METHOD FOR GAS DISCHARGING DISPLAY DEVICE AND GAS DISCHARGING DISPLAY DEVICE

Publication number: JP7146667

Publication date: 1995-06-06

Inventor: OGAWA HIROAKI; KOMATSU TAKASHI

Applicant: OKI ELECTRIC IND CO LTD

Classification:

- international: H01J17/49; G09G3/28; H04N5/66; H01J17/49;
G09G3/28; H04N5/66; (IPC1-7): G09G3/28; H01J17/49;
H04N5/66

- European:

Application number: JP19930293299 19931124

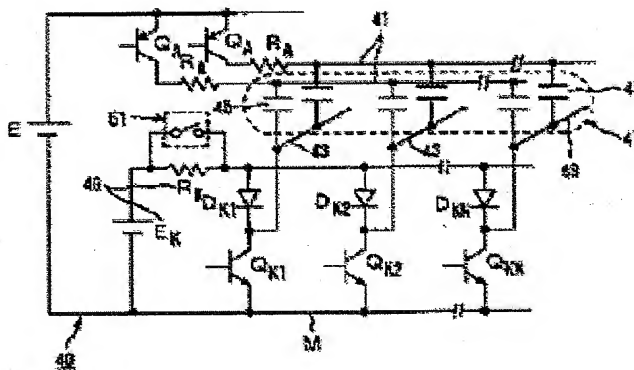
Priority number(s): JP19930293299 19931124

Report a data error here

Abstract of JP7146667

PURPOSE: To provide a method capable of making a shift from the scanning potential of a scanning signal to a biasing potential more rapid than a conventional method.

CONSTITUTION: At the time of driving successively lines of a gas discharging display device provided with plural scanning electrodes 43, plural data electrodes 41, switching elements QK1 to QKN provided at every electrode between scanning electrodes and a part M to be a scanning potential, a scanning electrode biasing power source EK and a current limiting resistor RK provided between the scanning electrode biasing power source EK and each scanning electrode, both ends of the current limiting resistor are short-circuited in all period or one period of a time between a time when the switching element for a selected scanning electrode is turned off and a time when the switching element for the scanning electrode of the next stage of the selected scanning electrode is turned on.



Data supplied from the esp@cenet database - Worldwide

(11)特許出願公開番号

(43)公開日 平成7年(1995)6月6日

審査請求 未請求 請求項の数 8 OL (全 12 頁)

(74)代理人 弁理士 大垣 孝

1

【特許請求の範囲】

【請求項1】 複数の走査電極と、複数のデータ電極と、走査電極毎に走査電極と走査電位とされている部分との間に設けられたスイッチング素子と、走査電極バイアス電源と、該走査電極バイアス電源及び各走査電極間に設けられた電流制限抵抗とを具えるガス放電表示装置を線順次に駆動するに当たり、

選択されている走査電極用のスイッチング素子をオフするとき、該選択された走査電極の次段の走査電極用のスイッチング素子をオンするときとの間の全部または一部の期間において、電流制限抵抗の両端を短絡することを特徴とするガス放電表示装置の駆動方法。

【請求項2】 複数の走査電極と、複数のデータ電極と、走査電極毎に走査電極と走査電位とされている部分との間に設けられたスイッチング素子と、走査電極バイアス電源と、該走査電極バイアス電源及び各走査電極間に設けられた電流制限抵抗と、前記電流制限抵抗に並列に設けられ所定の期間において前記電流制限抵抗の両端を短絡するための短絡用回路部とを具えたことを特徴とするガス放電表示装置。

【請求項3】 請求項2に記載のガス放電表示装置において、

走査電極毎に設けられる前記電流制限抵抗の代わりに、走査電極毎に走査電極とスイッチング素子との接続点にカソード側が接続されるようにダイオードをそれぞれ設けてあり、

これらダイオードのアノードを共通接続してあり、該アノードの共通接続点と走査電位とされている部分との間に電流制限抵抗及び走査電極バイアス電源から成る直列回路部を設けてあり、該電流制限抵抗に並列に前記短絡用回路部を設けてあることを特徴とするガス放電表示装置。

【請求項4】 請求項2または3に記載のガス放電表示装置において、前記短絡用回路部を、第1のダイオード、第2のダイオード、PNPトランジスタ、NPNトランジスタ及びコンデンサを具えた回路であって下記(a)～(e)の接続関係を有した回路で構成したことを特徴とするガス放電表示装置。

(a) 前記第1のダイオードのアノードと、前記PNPトランジスタのベースと、前記NPNトランジスタのコレクタとを、前記電流制限抵抗の、前記走査電極バイアス電源側の端子に、接続してある。

(b) 前記NPNトランジスタのエミッタと、前記コンデンサの一方の端子とを、前記電流制限抵抗の、前記走査電極側の端子に、接続してある。

(c) 前記NPNトランジスタのベースと前記PNPトランジスタのコレクタとを接続してある。

2

(d) 前記第1のダイオードのカソードに前記第2のダイオードのアノードと前記コンデンサの他方の端子とを接続してある。

(e) 前記第2のダイオードのカソードと前記PNPトランジスタのエミッタとを接続してある。

【請求項5】 走査電極及びデータ電極を具え、さらに、少なくとも一方の電極については該電極に、第1のスイッチング素子と、該第1のスイッチング素子を介して接続されたバイアス電源であって該スイッチング素子がオン状態時に該一方の電極と他方の電極との電位差が拡大するような電圧とされているバイアス電源とを接続してあり、かつ、該一方の電極と基準電位とされている部分との間に設けられ該一方の電極の電位を所定時に前記基準電位とするための第2のスイッチング素子を具えるガス放電表示装置において、第1のスイッチング素子の電極側端子、第2のスイッチング素子の電極側端子及び電極間に設けられ、バイアス電源と基準電位との短絡を阻止するための短絡阻止回路を具えたことを特徴とするガス放電表示装置。

【請求項6】 請求項5に記載のガス放電表示装置において、

前記短絡阻止回路を、ダイオード、PNPトランジスタ及び抵抗を具えた回路であって、下記(i)～(vi)の接続関係を有した回路で構成したことを特徴とするガス放電表示装置。

(i) 前記ダイオードのアノードと前記抵抗の一方端と前記PNPトランジスタのベースとを接続してある。

(ii) 前記ダイオードのカソードと前記PNPトランジスタのエミッタとを接続してある。

(iii) 前記抵抗の他方端と前記PNPトランジスタのコレクタとを接続してある。

(iv) 前記ダイオードのアノードと前記抵抗の一方端と前記PNPトランジスタのベースとの接続点は前記第1のスイッチング素子に直接又は間接的に接続される。

(v) 前記抵抗の他方端と前記PNPトランジスタのコレクタとの接続点は前記第2のスイッチング素子に直接又は間接的に接続される。

(vi) 前記ダイオードのカソードと前記PNPトランジスタのエミッタとの接続点は前記データ電極に接続される。

【請求項7】 請求項6に記載のガス放電表示装置において、

前記ダイオードの代わりに抵抗を用いたことを特徴とするガス放電表示装置。

【請求項8】 放電用の一方の電極を有する第1の基板と、該第1の基板に対向するように配置され放電用の第2の電極を有する第2の基板と、これら第1及び第2の基板並びにこれら基板間に設けられたセル隔壁によって空間が規定されている多数の放電セルと、各放電セルに設けられた蛍光体とを具えるガス放電表示装置におい

て、セル隔壁の壁面の一部に放電用の一方の電極又は他方の電極に接続されている電極（隔壁部電極）を設けてあり、

蛍光体を、各放電セルの第1の基板部分上または第2の基板部分上と、セル隔壁の壁面であって前記隔壁部電極を設けた部分以外の面の全部又は一部上とにそれぞれ設けてあることを特徴とするガス放電表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、ガス放電表示装置の駆動方法及びガス放電表示装置に関するものである。

【0002】

【従来の技術】従来のガス放電表示装置の一例として例えば文献I（テレビジョン学会誌Vol. 40, No. 10（1986））に開示のものがあつた。図7（A）及び（B）は、このガス放電表示装置の説明に供する図であり、特に放電部10の周辺を概略的に示した断面図である。ここで（A）図はガス放電表示装置をそれに備わる走査電極11の長手方向に沿って切った断面図、（B）図は陽極13の長手方向に沿って切った断面図である。また、図8は放電部10とこれを駆動するための典型的な駆動回路部20とを併せて示した構成図である。なお、図8では、ガス放電表示装置の、1本の走査電極と1本のデータ電極とで構成される部分のみ示してある。

【0003】この文献Iに開示のガス放電表示装置の放電部10は、複数の走査電極（一般に陰極）11が並行に配置されている第1の基板12と、複数のデータ電極（陽極）13が並行に配置されている第2の基板14とを所定間隙をもってかつ走査電極及びデータ電極が直交するように対向させて貼り合わされ、さらに前記空隙に放電用ガスが封入されたものである。ただし、両基板12、14間にセル隔壁15を所定の配置で設けることにより放電セル16を規定してある。また、第2の基板14の陽極13周辺部分上に蛍光体17が設けられている。

【0004】また駆動回路部20は次のように構成されていた。走査電極11側では、各走査電極11を走査時に走査電位とするためのスイッチング素子 Q_{X1} （ $Q_{X1} \sim Q_{XN}$ ）を具えている。さらに、非走査時に走査電極11の電位を上昇させるために、走査電極毎に走査電極と走査電位ととされている部分との間に前記スイッチング素子 Q_{X1} （ $Q_{X1} \sim Q_{XN}$ ）に対し直列関係となるよう設けられた電流制限抵抗 R_{X1} （ $R_{X1} \sim R_{XN}$ ）及び走査電極バイアス電源 E_X から成る直列回路部21を具えている。一方、データ電極13側では、電流制限抵抗 R_A と、スイッチング素子 Q_A と放電用電源 E_F とから成る直列回路部22を具えている。

【0005】次に、上記ガス放電表示装置の駆動方法に

ついて説明する。図9はその説明に供するタイムチャートである。なお、この図9は、ガス放電表示装置中のあるデータ電極Aと4本の走査電極C1～C4で構成される部分に関するタイムチャートのみ示してある。

【0006】走査電極側のスイッチング素子 $Q_{X1} \sim Q_{XN}$ を順次に一定時間オンすると、走査電極C1～C4の電位はそれぞれ理想的には走査時間だけバイアス電圧 E_X から走査電位に変化する。一方、データ電極側のスイッチング素子 Q_A がオンすると放電用電源 E_F の電圧がスイッチング素子 Q_A 及び電流制限抵抗 R_A を通してデータ電極13に印加される。そのため、データ電極13の電位は図9中のAに示した電圧上昇時間 T_{AR} のように、次第に上昇する。データ電極の電位が上昇したタイミングのときに接地電位となっている走査電極と該データ電極との交点の放電セルでは両電極間の電位差が放電開始電圧を超えるので放電電流が流れるため発光する。走査電極を線順次に走査するタイミングに合わせデータ電極のスイッチング素子を表示データに従いオン・オフすることにより表示画像が生成される。

【0007】また、例えば文献II（信学技報EID92-87（1993-01）, pp. 13-18）には、ガス放電表示装置の駆動回路部をハイブリッドIC化した試み、特にいわゆるパルスメモリ駆動方式でガス放電表示装置を駆動する場合の駆動回路部をハイブリッド化した例が開示されている。図10はその説明に供する図である。

【0008】このガス放電表示装置の駆動回路部30では、データ電極31に少なくとも第1のスイッチング素子32を介して接続され該第1のスイッチング素子32がオン状態時に該データ電極の電位を上昇させるためのバイアス電源33と、該データ電極31と基準電位（非発光状態を得るためのデータ電極側の予め定められた電位）ととされている部分との間に設けられ該データ電極31の電位を所定時に基準電位とするための第2のスイッチング素子34とを具える。ただし図10の例の場合は、バイアス電源33はパルスメモリ方式におけるいわゆる放電維持パルス電源 V_{SP} （図中33₁で示す。）と、データ電極の電位が放電維持電圧 V_{SP} に直接昇圧されることを防ぎ中間電位を経るようにするための電源 V'_{SP} （図中33₂で示す。）とした例である。したがって、第1のスイッチング素子32も32₁及び32₂の2系統となっている。なお、図10において、 $T_1 \sim T_8$ はそれぞれ端子、 V_F は放電を生じさせるための書き込み電源、HDA1は書き込み電圧をデータ電極に供給するためのハイブリッドIC、HDA2は書き込みデータの無いときの書き込み期間中にデータ電極の電位をGNDレベル（基準電位）に落とすためのハイブリッドICである。

【0009】

【発明が解決しようとする課題】しかしながら、図7～

図9を用いて説明したガス放電表示装置の従来の駆動方法では、データ電極側のスイッチング素子 Q_A をオンする時間を同じとしたとしても放電電流の流れる時間にばらつきが生じる場合があり、このため輝度が不均一になる場合があった。その理由は、ある走査電極に走査パルスを加した後該走査電極の選択時間が経過したときはこの走査電極の電位は速やかにバイアス電源 V_E の電位に立ち上がらなければならないところ従来回路では電流制限抵抗 $R_{E1} \sim R_{En}$ があるためそれに起因する時定数分立ち上がりが遅くなるためである。これについて、図9を参照してより具体的に説明する。図9の例において、陽極Aと陰極C2との交点の放電セルが選択発光された後において陰極C2の電位がだらだらと上昇している（図9中の T_{OFF} の区間参照）。ここで、次段の走査タイミングにおいて陽極Aと陰極C3との交点の放電セルに対応する表示データが非発光を指示する表示データであるなら問題は生じないが発光を指示する表示データであると、スイッチング素子 Q_A がオンとされ陽極Aには陽極Aと陰極C3との交点の放電セルのための書き込み電圧が供給され陽極Aの電位は上昇してくる。そして、図9中の T_{OFF} 時間において本来非発光状態となるべき陽極Aと陰極C2との交点の放電セルの放電を維持してしまうのである。このような現象は低輝度な表示を行なう場合に特に階調ムラ等の原因になる。

【0010】また、図10を用いて説明した駆動回路では、スイッチング素子32や33があるとはいうものの、データ電極の電位を昇圧させるための系（データ電極電位を V_{E1} や V'_{E1} の電位とする系）と、データ電極の電位を基準電位とするための系とはデータ電極31を介し（正確にはデータ電極31と接続されている配線部分31aを介し）接続されている。したがって、外来ノイズによってスイッチング素子32や33が誤動作した場合などの種々の原因により、電源33と基準電位とされている部分（図示例では T_1 端子）とが短絡してしまう危険があり、駆動回路が破損される危険があった。

【0011】また、図7を用いて説明したガス放電表示装置は放電により生じた紫外線が蛍光体17を励起することで可視光を生じるものであるため、その輝度は蛍光体の塗布面積に比例する。しかし、この従来のガス放電表示装置では蛍光体は第2の基板14の放電セル16と対応する部分上のみ形成されていたため蛍光体面積を拡大するにも限界があり、したがって輝度を向上させるにもおのずと限界があった。

【0012】この出願はこのような点に鑑みなされたものであり従ってこの出願の第一発明の目的は、走査信号の走査電位からバイアス電位への変移を従来より急峻にできる方法を提供することにある。また、この出願の第二発明の目的は第一発明の実施に好適な駆動回路部を有したガス放電表示装置を提供することにある。また、この出願の第三発明の目的は放電電極に接続される放電に

供するバイアス電源と放電の停止に供する基準電位点とが短絡することを防止できるガス放電表示装置を提供することにある。また、この出願の第四発明の目的は従来に比べ輝度の向上が図れるガス放電表示装置を提供することにある。

【0013】

【課題を解決するための手段】第一発明の目的の達成を図るため、この出願の第一発明によれば、複数の走査電極と、複数のデータ電極と、走査電極毎に走査電極と走査電位とされている部分との間に設けられたスイッチング素子と、走査電極バイアス電源と、該走査電極バイアス電源及び各走査電極間に設けられた電流制限抵抗とを具えるガス放電表示装置を線順次に駆動するに当たり、選択されている走査電極用のスイッチング素子をオフするとき、該選択された走査電極の次段の走査電極用のスイッチング素子をオンするときの間の全部または一部の期間において、電流制限抵抗の両端を短絡することを特徴とする。

【0014】また、第二発明の目的の達成を図るため、この出願の第二発明によれば、複数の走査電極と、複数のデータ電極と、走査電極毎に走査電極と走査電位とされている部分との間に設けられたスイッチング素子と、走査電極バイアス電源と、該走査電極バイアス電源及び各走査電極間に設けられた電流制限抵抗と、前記電流制限抵抗に並列に設けられ所定の期間において前記電流制限抵抗の両端を短絡するための短絡用回路部とを具えたことを特徴とする。

【0015】この第二発明の実施に当たり、走査電極毎に設けられる前記電流制限抵抗の代わりに、走査電極毎に走査電極とスイッチング素子との接続点にカソード側が接続されるようにダイオードをそれぞれ設け、これらダイオードのアノードを共通接続し、該アノードの共通接続点と走査電位とされている部分との間に電流制限抵抗及び走査電極バイアス電源から成る直列回路部を設け、該電流制限抵抗に並列に前記短絡用回路部を設けるように構成するのが好適である。

【0016】またさらにこの第二発明の実施に当たり、前記短絡用回路部を、第1のダイオード、第2のダイオード、PNPトランジスタ、NPNトランジスタ及びコンデンサを具えた回路であって下記(a)～(e)の接続関係を有した回路で構成するのが好適である。

【0017】(a) 前記第1のダイオードのアノードと、前記PNPトランジスタのベースと、前記NPNトランジスタのコレクタとを、前記電流制限抵抗の、前記走査電極バイアス電源側の端子に、接続してある。

【0018】(b) 前記NPNトランジスタのエミッタと、前記コンデンサの一方の端子とを、前記電流制限抵抗の、前記走査電極側の端子に、接続してある。

【0019】(c) 前記NPNトランジスタのベースと前記PNPトランジスタのコレクタとを接続してある。

7

【0020】(d)前記第1のダイオードのカソードに前記第2のダイオードのアノードと前記コンデンサの他方の端子とを接続してある。

【0021】(e)前記第2のダイオードのカソードと前記PNPトランジスタのエミッタとを接続してある。

【0022】また、第三発明の目的の達成を図るため、この出願の第三発明によれば、走査電極及びデータ電極を具え、さらに、少なくとも一方の電極については該電極に、第1のスイッチング素子と、該第1のスイッチング素子を介して接続されたバイアス電源であって該スイッチング素子がオン状態時に該一方の電極と他方の電極との電位差が拡大するような電圧とされているバイアス電源とを接続してあり、かつ、該一方の電極と基準電位とされている部分との間に設けられ該一方の電極の電位を所定時に前記基準電位とするための第2のスイッチング素子を具えるガス放電表示装置において、第1のスイッチング素子の電極側端子、第2のスイッチング素子の電極側端子及び電極間に設けられ、バイアス電源と基準電位との短絡を阻止するための短絡阻止回路を具えたことを特徴とする。

【0023】この第三発明の実施に当たり、前記短絡阻止回路をダイオード(ツェナーダイオードでも良い。)、PNPトランジスタ及び抵抗を具えた回路であって、下記(i)～(vi)の接続関係を有した回路で構成するのが好適である。

【0024】(i)前記ダイオードのアノードと前記抵抗の一方端と前記PNPトランジスタのベースとを接続してある。

【0025】(ii)前記ダイオードのカソードと前記PNPトランジスタのエミッタとを接続してある。

【0026】(iii)前記抵抗の他方端と前記PNPトランジスタのコレクタとを接続してある。

【0027】(iv)前記ダイオードのアノードと前記抵抗の一方端と前記PNPトランジスタのベースとの接続点は前記第1のスイッチング素子に直接又は間接的に接続される。

【0028】(v)前記抵抗の他方端と前記PNPトランジスタのコレクタとの接続点は前記第2のスイッチング素子に直接又は間接的に接続される。

【0029】(vi)前記ダイオードのカソードと前記PNPトランジスタのエミッタとの接続点は前記データ電極に接続される。

【0030】なおこの第三発明の好適例の構成においてダイオードを抵抗に置き換えても良い。

【0031】また、第四発明の目的の達成を図るため、この出願の第四発明によれば、放電用の一方の電極を有する第1の基板と、該第1の基板に対向するように配置され放電用の第2の電極を有する第2の基板と、これら第1及び第2の基板並びにこれら基板間に設けられたセル隔壁によって空間が規定されている多数の放電セル

8

と、各放電セルに設けられた蛍光体とを具えるガス放電表示装置において、セル隔壁の壁面の一部に放電用の一方の電極又は他方の電極に接続されている電極(隔壁部電極)を設けてあり、蛍光体を、各放電セルの第1の基板部分上または第2の基板部分上と、セル隔壁の壁面であって前記隔壁部電極を設けた部分以外の面の全部又は一部上とにそれぞれ設けてあることを特徴とする。なお、この第四発明の実施に当たり、セル隔壁の壁面のうちの互いに対向する壁面の一方に隔壁電極部を設け、蛍光体は少なくとも他方の壁面に設ける(残りの面に設けても勿論良い。)のが好適である。

【0032】

【作用】第一発明の構成によれば、ある走査電極に対する走査信号がオフされたときから走査電極が走査されるまでの間の任意の期間において電流制限抵抗が短絡される。電流制限抵抗が短絡されると、その分、走査電極バイアス電源から走査電極までの系での信号伝達の時定数は小さくなるので走査電極の電位はその分速やかにバイアス電位に立ち上がる。

【0033】また、第二発明の構成によれば、第一発明の実施を容易にする。なお、この第一発明及び第二発明では、例えば、図8に示した従来回路の $R_{X1} \sim R_{Xn}$ それぞれを必要時に短絡することとしても勿論良い。しかし、第二発明の好適例では、ダイオード群を設けることにより、非選択走査電極の電位が選択走査電極の電位変動に影響されないようにし、これにより、電流制限抵抗及び短絡用回路部を全走査電極で共用する。また短絡用回路部を、第1のダイオード、第2のダイオード、PNPトランジスタ、NPNトランジスタ及びコンデンサを具えた回路であって上記(a)～(e)の接続関係を有した回路とする構成では、詳細は実施例の項にて説明するが、電流制限抵抗の短絡及び非短絡の切り換えを回路自体が自動的におこなうので、同期回路を特別に用意する必要がない。

【0034】また第三発明の構成によれば、電源と基準電位とが短絡することが防止される。

【0035】また、第四発明の構成によれば、蛍光体を基板上のみならずセル隔壁の壁面にも設けたのでその分蛍光体面積が拡大される。また、放電用電極をセル隔壁の壁面に設けたのでセル隔壁の壁面に設けた蛍光体に対し紫外線を効率よく照射できる。

【0036】

【実施例】以下、図面を参照してこの出願の各発明の実施例についてそれぞれ説明する。なお、以下の説明において用いる各図はこれら発明を理解出来る程度に各構成成分の寸法、形状、及び配置関係を概略的に示してあるにすぎない。また、説明に用いる各図において同様な構成成分については同一の番号を付して示し重複説明を省略する。

【0037】1. 第一発明及び第二発明の実施例の説明

図1及び図2は第一発明及び第二発明の実施例の説明に供する図である。特に図1は、第一発明の駆動方法の実施に好適な駆動回路を有するガス放電表示装置40（すなわち第二発明の実施例のガス放電表示装置40）の構成を示した図、図2は第二発明に係る短絡用回路部51の好適例を示した回路図である。

【0038】第一発明の実施に好適な駆動回路部を有した図1に示したガス放電表示装置40では、複数のデータ電極（ここでは陽極）41と複数の走査電極（ここでは陰極）43との交点それぞれに放電セル45が構成され、これら放電セル群により放電部47が構成されている。さらにこのガス放電表示装置40では、走査電極43毎に走査電極と走査電位とされている部分（この例では図1中Mで示したライン）との間にスイッチング素子 $Q_{k1} \sim Q_{kN}$ を設けてある。さらにこのガス放電表示装置40では、走査電極毎に走査電極とスイッチング素子との接続点にカソード側が接続されるようにダイオード $D_{k1} \sim D_{kN}$ を設けてある。そして、これらダイオード $D_{k1} \sim D_{kN}$ のアノードを共通接続してあり、さらに、該アノードの共通接続点と走査電位とされている部分Mとの間に電流制限抵抗 R_k 及び走査電極バイアス電源 E_k から成る直列回路部49を設けてありさらに、該電流制限抵抗 R_k に並列に短絡用回路部51を設けてある。さらに、このガス放電表示装置40では、各データ電極41にデータ電極側電流制限抵抗 R_A 、データ電極側スイッチング素子 Q_A 及び放電用電源 E_f が接続されている。

【0039】ここで、走査電極側のスイッチング素子 $Q_{k1} \sim Q_{kN}$ それぞれは、この場合、NPNトランジスタで構成してある。このスイッチング素子がオンするとそれに対応する走査電極電位は走査電位となるので、該走査電極は選択状態となる。このスイッチング素子がオフすると走査電極電位はバイアス電源 E_k の電位に上昇する。

【0040】また、短絡回路部51は、選択されている走査電極用のスイッチング素子をオフするときと該選択された走査電極の次段の走査電極用のスイッチング素子をオンするときとの間の全部または一部の期間において電流制限抵抗 R_k の両端を短絡するためのものである。このような動作をしさえすれば短絡回路部51の構成は特に限定されない。しかし、この実施例では、短絡回路部51を、図2に示したように、第1のダイオード51a、第2のダイオード51b、PNPトランジスタ51c、NPNトランジスタ51d及びコンデンサ51eを具えた回路であって下記(a)～(e)の接続関係を有した回路で構成してある。

【0041】(a)第1のダイオード51aのアノードと、PNPトランジスタ51cのベースと、NPNトランジスタ51dのコレクタとを、電流制限抵抗 R_k の、走査電極バイアス電源 E_k 側の端子に、接続してある。

【0042】(b)NPNトランジスタ51dのエミッ

タと、コンデンサ51eの一方の端子とを、電流制限抵抗 R_k の、走査電極43側の端子に、接続してある。

【0043】(c)NPNトランジスタ51dのベースとPNPトランジスタ51cのコレクタとを接続してある。

【0044】(d)第1のダイオード51aのカソードに第2のダイオード51bのアノードとコンデンサ51eの他方の端子とを接続してある。

【0045】(e)第2のダイオード51bのカソードとPNPトランジスタ51cのエミッタとを接続してある。

【0046】次に、図1及び図2を用いて説明したガス放電表示装置の動作について説明する。

【0047】図1の回路においてデータ電極側の複数のスイッチング素子 Q_A がオンすると放電用電源 E_f からスイッチング素子 Q_A 及び電流制限抵抗 R_A を通してデータ電極41に電圧が印加されるので、データ電極41の電位は上昇する。これらデータ電極に対応して走査電極側が線順次駆動されるなかで陰極側スイッチング素子中の例えばスイッチング素子 Q_{k1} がオンされたタイミングについてを考えると、データ電極とスイッチング素子 Q_{k1} に接続されている走査電極との間に放電に必要な電位差が生じる。ここで、スイッチング素子 Q_{k1} に対応したデータ電極側の動作が例えば図9中の T_{c2} というように短時間放電の場合に Q_{k1} がオフした場合、この発明ではこのオフしたときから次段の走査電極用のスイッチング素子 Q_{k2} がオンするまでの間（図9中 T_{koff} で示す期間）の全部または一部の期間、図1に示した短絡回路部51を動作させて、抵抗 R_k の両端を短絡する。 T_{koff} の期間においてどの程度の時間抵抗 R_k 間を短絡するかは設計に応じ決定すれば良い。抵抗 R_k を短絡している間は走査電極バイアス電源 E_k の電圧は短絡回路部51、ダイオード D_{k1} を通して走査電極43に印加されるので、抵抗 R_k を短絡しない場合に比べ短時間に走査電極の電位を走査電極バイアス電源 E_k の電位まで上昇させることができる。なお、ある走査電極43が選択されるとデータ電極41側の電位も下がる場合がある。しかし、そのような場合になっても、走査電極ごとに設けてあるダイオード($D_{k1} \sim D_{kN}$ のいずれか)から見てみれば低下したデータ電極電位は走査電極バイアス電源 E_k より依然高いからこれらダイオードに対し逆方向電位である。このため、選択動作したスイッチング素子($Q_{k1} \sim Q_{kN}$ のいずれか)のコレクタに接続されている走査電極のみに放電電流は流れる。

【0048】次に、図2に示した短絡回路部51について説明する。走査電極側のスイッチング素子 Q_{kN} がオンし、走査電極バイアス電源 E_k から抵抗 R_k 、ダイオード D_{kN} を通して走査電極に電流が流れると、抵抗 R_k の端子①、②（図2参照）間に電圧が発生する。このとき端子①側が高電位になるためダイオード51aは順方向

となるのでコンデンサ51eを充電する。このときPNPトランジスタ51cではベース電位に対してエミッタ電位の方が低いため電流が流れないためオフ状態となる。この結果NPNトランジスタ51dもオフ状態となるので、抵抗 R_x の両端は短絡されない。これに対し、走査電極用のトランジスタ Q_{R1} がオフすると、走査電極バイアス電源 E_x から抵抗 R_x を通して電圧が印加されるので抵抗 R_x の端子②の電位は上昇をはじめる。このとき、 E_x の電圧に近い電圧に充電されていたコンデンサ51eの、第2のダイオード51b側の端子の電位も上昇する。そのため第2のダイオード51bを通してPNPトランジスタ51cのエミッターベース間に電流が流れるからPNPトランジスタ51cのコレクタからNPNトランジスタ51dのベースに向かって電流が流れ、この結果NPNトランジスタ51dはオンして抵抗 R_x の端子②の電位を上昇させる。よって、急速にコンデンサ51eを介した第2のダイオード51bのアノード側の電位を上昇させることになる。ここで、PNPトランジスタ51b及びNPNトランジスタ51cは、コンデンサ51eの放電が完了するまでオン状態となる(抵抗 R_x 両端を短絡状態とする)。コンデンサ51eの放電が完了すると抵抗 R_x の両端の電位はほぼ同電位となるため、図2に示したこの短絡回路部51は低消費電力型の回路といえる。また、図2に示したこの短絡回路部51は、走査電極用のスイッチング素子 $Q_{R1} \sim Q_{Rn}$ のオフ動作の都度自動的に動作するので特別の同期回路などを設けることなく抵抗 R_x を所望とおり短絡できる回路といえる。

【0049】2. 第三発明の実施例の説明

次に、この出願の第三発明の実施例について説明する。なお、この実施例では図10を用いて説明した回路に第三発明を適用した例を説明する。図3はその説明に供する図である。この図3において、図10を用いて説明した構成成分には図10で用いた番号を付しその説明を省略する場合もある。

【0050】この実施例のガス放電表示装置の放電部は例えば図7や図1を用いて説明した構成とできる。また、この実施例のガス放電表示装置の駆動回路部60では、データ電極31の電位を上昇させるためのバイアス電源33(この例では従来技術の項で説明したように、図3中に33₁、33₂で示した電源 V_{SP} 及び電源 V'_{SP} 双方のこと。)は、対応する第1のスイッチング素子32₁、32₂と対応するダイオード D_1 、 D_2 と短絡阻止回路61とを介して、データ電極31に接続しており、また、基準電位(非発光状態を得るためのデータ電極側の予め定められた電位)と接続されている部分(図3の例では T_3)は、第2のスイッチング素子34とダイオード D_3 と短絡阻止回路61とを介して、データ電極31に接続してある。したがって、データ電極31の電位を上昇させるためのラインと、データ電極31の電

位を下降させるためのラインとを分離した構成で、かつ、両ライン間に短絡阻止回路61を設けた構成となる。なお、短絡阻止回路61と各スイッチング素子32との間に設けたダイオード D_1 、 D_2 は、電源 V_{SP} の電圧が電源 V'_{SP} のライン側に及ぶこと或はその逆の状態が起きることを防止するためのものであり、本発明において必須のものではない。

【0051】短絡阻止回路は任意好適なもので構成できるが、この実施例の短絡阻止回路61は、ダイオード61a、PNPトランジスタ61b及び抵抗61cを具えた回路であって、下記(i)～(vi)の接続関係を有した回路で構成してある。

【0052】(i)ダイオード61aのアノードと抵抗61cの一方端とPNPトランジスタ61bのベースとを接続してある。

【0053】(ii)ダイオード61aのカソードとPNPトランジスタ61bのエミッタとを接続してある。

【0054】(iii)抵抗61cの他方端とPNPトランジスタ61bのコレクタとを接続してある。

【0055】(iv)ダイオード61aのアノードと抵抗61cの一方端とPNPトランジスタ61bのベースとの接続点は第1のスイッチング素子32₁、32₂にこの場合は対応するダイオード D_1 または D_2 を介して接続されている。

【0056】(v)抵抗61cの他方端とPNPトランジスタ61bのコレクタとの接続点は第2のスイッチング素子34にこの場合ダイオード D_3 を介して接続されている。

【0057】(vi)ダイオード61aのカソードとPNPトランジスタ61bのエミッタとの接続点はデータ電極31に接続されている。

【0058】次に、短絡阻止回路61の動作について図3及び図4を参照して説明する。ここで、図4において(B)図及び(C)図は、この実施例のガス放電表示パネルをいわゆるパルスメモリ駆動する場合のタイムチャート、(A)図は(B)図のa部分を拡大して示した図である。(B)図に示した信号はデータ電極31に印加される信号であり、(C)図に示した信号は走査電極に印加される信号である。ここで、以下に説明する第1のスイッチング素子や第2のスイッチング素子のオン・オフはパルスメモリ方式において公知の方法で制御されるものであるため、これらオン・オフの制御部の説明は省略する。

【0059】図4(A)中の T_3 の期間では、図3に示した電源 V'_{SP} 用のスイッチング素子32₂のみがオンして電圧 V'_{SP} がダイオード D_2 、短絡阻止回路61中のダイオード61aを通してデータ電極31に供給されるので、データ電極31の電位は V'_{SP} に上昇する。

【0060】次に、図4(A)の T_4 の期間では、図3に示した電源 V_{SP} 用のスイッチング素子32₁のみがオ

ンして電圧 V_{SP} がダイオード D_1 、短絡阻止回路61中のダイオード61aを通してデータ電極31に供給されるので、データ電極31の電位は V_{SP} に上昇する。このとき V_{SP} の電圧が電源 V'_{SP} 側に至ること及びその逆の現象が起こることは、ダイオード D_1 及び D_2 により防止される。したがって、電源 V_{SP} 用のスイッチング素子32₁と電源 V'_{SP} 用のスイッチング素子32₂の切り換えタイミングに誤動作が生じて両電源間が短絡されることはない。ただし、これは従来技術においてもなされていたことである。

【0061】次に、図4(A)の T_1 の期間では、図3に示した第2のスイッチング素子34のみがオンするので、電圧 V_{SP} にまで上昇されていたデータ電極31の電位は、短絡阻止回路61のPNPトランジスタ61bのエミッタ及びコレクタさらにダイオード D_2 を介して基準電位まで引き落とされる。このとき、短絡阻止回路の端子①(図3参照)にダイオード D_1 または D_2 を通して V_{SP} または V'_{SP} の電圧が印加されなければ、PNPトランジスタ61bのベースに抵抗61cを通して電流が流れるためPNPトランジスタ61bをオンすることができ、また第2のスイッチング素子34のみがオンするべきところ第1のスイッチング素子32₁または32₂がオフされるのが遅れて短絡阻止回路の端子①に V_{SP} または V'_{SP} の電圧が印加されてしまった場合は、PNPトランジスタ61bのベース・エミッタ間に逆バイアス加わることになり該トランジスタ61bはオフ状態となるため、該トランジスタ61bの耐圧の許す限り、バイアス電源33と基準電位とされている部分(ここでは T_3)との間に短絡回路は形成されない(短絡を阻止出来る。))。

【0062】次に、図4(A)の T_1 の期間では、上述の T_1 の期間に基準電位に下がっているデータ電極電位を、表示データがある場合には放電電圧 V_r に引き上げるためにHDA1がオンする。この結果、電圧 V_r が短絡阻止回路61中のダイオード61aを通してデータ電極31に印加されるので、データ電極31の電位は V_r にまで上昇する。このとき、もし、第2のスイッチング素子34またはHDA2がオン状態となっていたとしても、短絡阻止回路61の端子①の電位が同回路61の端子②(図3参照)の電位よりも高くなるため短絡阻止回路61中のPNPトランジスタ61bのベース・エミッタ間は逆バイアスとなるから、電源 V_r と基準電位とされている部分との間に短絡回路は形成されない。

【0063】なお、上述の第三発明の実施例では、電源を V_{SP} 、 V'_{SP} 、 V_r の3種類の例で示したがこれは一例であり、電源の数は限定されない。また、上述の実施例ではデータ電極(陽極)側の短絡防止を例示したが、走査電極側についてもデータ電極側の考えを適用して実施出来る。

【0064】3. 第四発明の説明

次に、第四発明の実施例について説明する。図5及び図6はその説明に供する図である。特に図5は、第四発明の実施例のガス放電表示装置の要部を該装置に備わる放電用の一方の電極(ここでは陰極)の長手方向に沿って切った場合の断面を示した図である。ただし、断面を示すハッチングは一部の構成成分については省略して示してある。また、図6は実施例のガス放電表示装置を製造する方法の好適例を説明するための断面図である。

【0065】この第四発明のガス放電表示装置は、放電用の一方の電極(陰極)71を有する第1の基板73と、放電用の第2の電極(陽極)75を有する第2の基板77とを、それらの陰極71及び陽極75が交差するように対向させた状態で具えている。さらに、これら第1及び第2の基板間に多数の放電セル79を規定するためのセル隔壁81を具える。さらに、このガス放電表示装置では、セル隔壁81の壁面の一部に放電用の一方の電極ここでは陽極75に接続されている電極75a(これを以下「隔壁部電極75a」と称する。)を設けてあり、蛍光体83を、各放電セルのここでは第2の基板77部分上と、セル隔壁81の壁面であって隔壁部電極75aを設けた部分以外の面の全部又は一部上とにそれぞれ設けてある。第1及び第2の基板は所定間隙をもって基板縁部において貼り合わせてある。そして、上記空隙に放電用ガスを封入してある。

【0066】ここで、放電セル79が例えば4つの壁面を有した箱状のものであるとした場合、隔壁部電極75aを4つの壁面のうちの1面に設け、蛍光体83をこの隔壁部電極75aを設けた壁面と対向する壁面に少なくとも設けるのが好適である。もちろん、蛍光体83をさらに残りの壁面に設けても良い。また、隔壁部電極75aは、1つの壁面の全面に設けることなく一部でも良いし、逆に2つ以上の壁面に設ける場合があっても良い。

【0067】次に、図5を用いて説明したガス放電表示装置の製造法の一例について図6を参照して説明する。ただし、この説明においては、この第四発明に係る隔壁部電極75a及び蛍光体83を形成する工程についてのみ説明する。それ以外の構成成分は公知の方法により形成出来るからである。

【0068】陽極75及びセル隔壁81の形成が済んだ第2の基板77のセル隔壁側にスクリーン印刷用の版90を配置する。ただし、スクリーン印刷用の版90の配置に当たっては、印刷ペーストを通過させるためにメッシュを目つぶししていない部分90aが放電セル79の一方側のセル隔壁上部に位置するように、スクリーン印刷用の版90を第2の基板77に対し配置する。この状態で隔壁部電極形成用のペースト(これに限られないが例えばニッケルペースト)を印刷する。すると、ペーストは放電セル79の一方側のセル隔壁79の壁面に選択的に印刷される。またこの印刷時、ペーストは第2の基板77上の陽極75にも及ぶ。したがって、このペースト

を焼成すると、陽極75と隔壁部電極75aとの電氣的接続が完了する。一方、蛍光体83の形成も上記隔壁部電極75aの形成手順と同様な手順で行なえる。セル隔壁79のピッチが例えば0.2mmで、セル隔壁79の幅が80 μ mである場合、スクリーン印刷用の版90のメッシュを目つぶししていない部分90aの幅を80~100 μ m程度とした状態で上記印刷を行なったところ、セル隔壁79の壁面に所望の印刷を行なえた。勿論、この寸法は一例にすぎない。

【0069】なお、隔壁部電極75aが他方の放電用電極（陰極）と接触してしまつては陽極及び陰極間が短絡され放電ができない。これを回避するには、①：印刷完了後に隔壁部電極形成用ペーストがセル隔壁の高さより低く成るように印刷条件を制御する方法、②：隔壁部電極形成後に現在のセル隔壁上にさらにセル隔壁を印刷形成する方法、③：他方の電極（陰極）上に絶縁ガラスペーストを印刷して絶縁膜を得る方法などを施せば良い。

【0070】

【発明の効果】上述した説明から明らかなように、この出願の第一発明によれば、所定時に走査電極側の電流制限抵抗を短絡する分、走査電極バイアス電源から走査電極までの系での信号伝達の時定数は小さくなるので走査電極の電位はその分速やかに走査電位からバイアス電位に立ち上がる。このため、次段の走査電極用のデータ信号が到来したときは前段の走査信号は所定とおりのオフされるので、不均一放電は生じない。この第一発明の方法は特に低階調（低輝度）の放電を行なう場合に顕著な効果を示す。

【0071】また、第二発明によれば、第一発明の実施を容易にする。また、特に第二発明の好適例のうちのダイオード群を設ける構成では、非選択走査電極の電位が選択走査電極の電位変動に影響されないようにし、これにより、電流制限抵抗及び短絡用回路部を全走査電極で共用する。このため、回路構成を簡単化できる。また、第二発明の好適例のうちの、短絡用回路部を第1のダイオード、第2のダイオード、PNPトランジスタ、NPトランジスタ及びコンデンサを有する回路とする構成では、電流制限抵抗の短絡及び非短絡の切り換えを回路自体が自動的にこなえるので、同期回路を特別に用意する必要がなく、また、低消費型の装置となる。さらに、この構成は低抵抗プルアップ型オープンコレクタトランジスタ回路であることから高速動作が出来る。

【0072】また、第三発明によれば、電源と基準電位

とが短絡することが防止される。このため、安全かつ高信頼性のガス放電表示装置が得られる。また、電源及び基準電位間短絡を防止出来るので、表示装置の表示タイミング調整などを装置を動作させた状態で行なうことが出来る。

【0073】また、第四発明によれば、蛍光体を基板面上のみならずセル隔壁の壁面にも設け蛍光体面積を拡大できたことと、隔壁部電極を設けた分壁面に設けた蛍光体に対し紫外線を効率よく照射できることとの相乗効果により、従来より高輝度高効率なガス放電表示装置が得られる。

【図面の簡単な説明】

【図1】第一発明の実施に好適なガス放電表示装置の一例を示した図である。

【図2】第二発明に係る短絡回路部の好適例を示した図である。

【図3】第三発明の実施例の説明に供する図である。

【図4】（A）～（C）は第三発明の実施例の説明に供する図3に続く図である。

【図5】第四発明の実施例の説明図である。

【図6】第四発明の装置の製法例の説明図である。

【図7】（A）及び（B）は従来のガス放電表示装置の放電部の説明図である。

【図8】従来の駆動回路及び駆動方法の説明に供する図である。

【図9】ガス放電表示装置の従来法での駆動時のタイムチャートである。

【図10】従来のガス放電表示装置の他の例の駆動回路部の説明図である。

【符号の説明】

31：データ電極32（32₁、32₂）：第1のスイッチング素子

33（33₁、33₂）：バイアス電源

34：第2のスイッチング素子

T₃：基準電位とされている部分

61：短絡阻止回路

40：第二発明の実施例のガス放電表示装置

41：データ電極（陽極）

43：走査電極（陰極）

45：放電セル

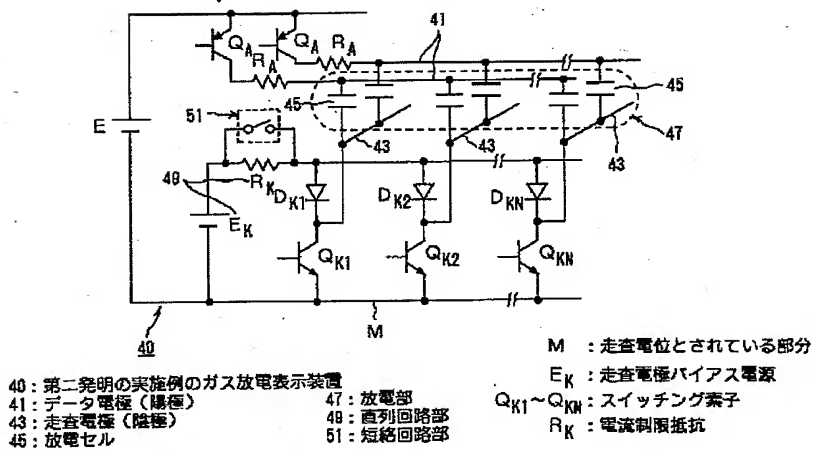
47：放電部

49：直列回路部

51：短絡回路部

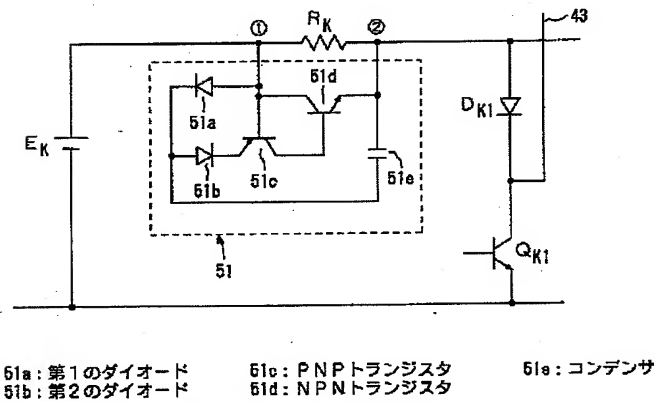
M：走査電位とされている部分

【図1】



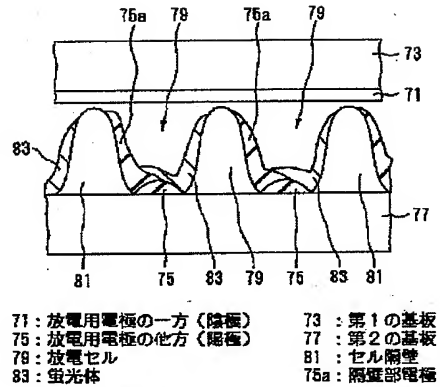
第一発明の実施に好適なガス放電表示装置の一例を示した図

【図2】



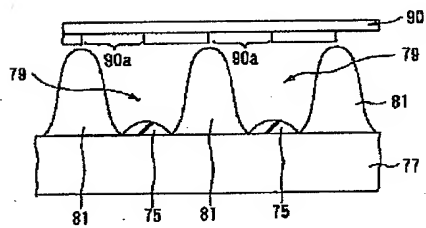
短絡回路部の好適例を示した図

【図5】



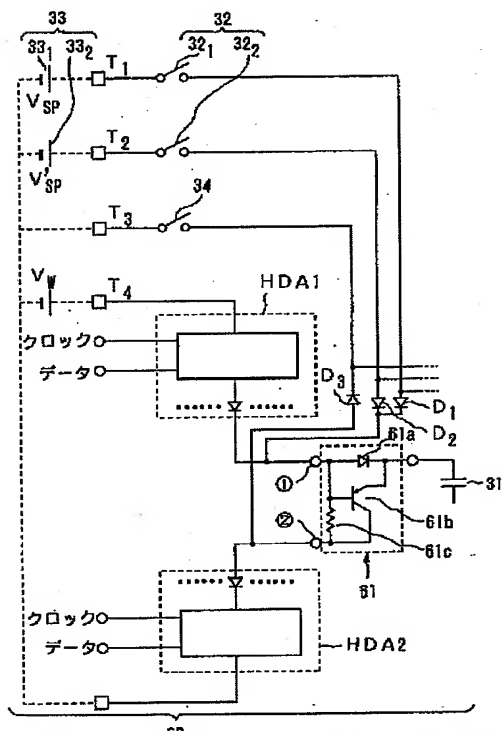
第四発明の実施例の説明図

【図6】



第四発明の装置の製法例の説明図

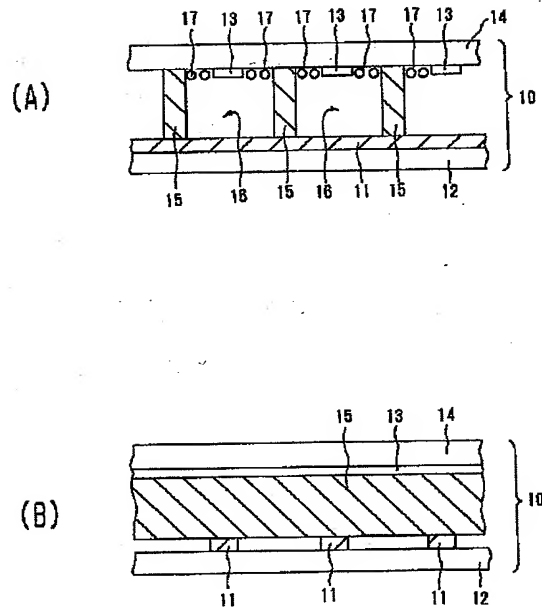
【図3】



- 31: データ電極
 32(32₁, 32₂): 第1のスイッチング素子
 34: 第2のスイッチング素子
 33(33₁, 33₂): バイアス電源
 T₃: 基準電位とされている部分
 60: 第三発明のガス放電表示装置に具わる駆動回路部
 61: 実施例の短絡防止回路

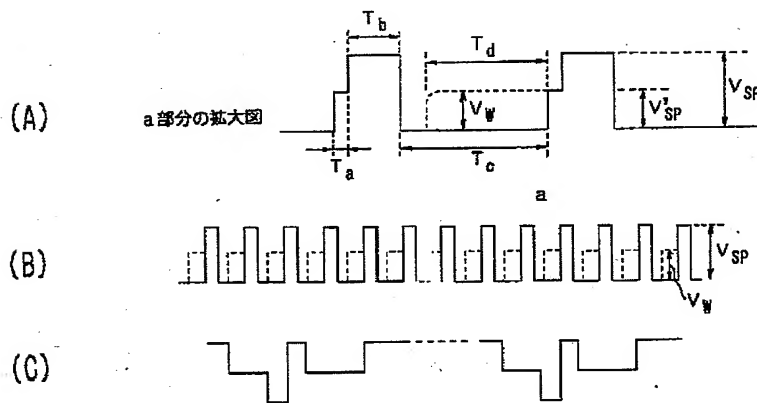
第三発明の実施例の説明に供する図(その1)

【図7】



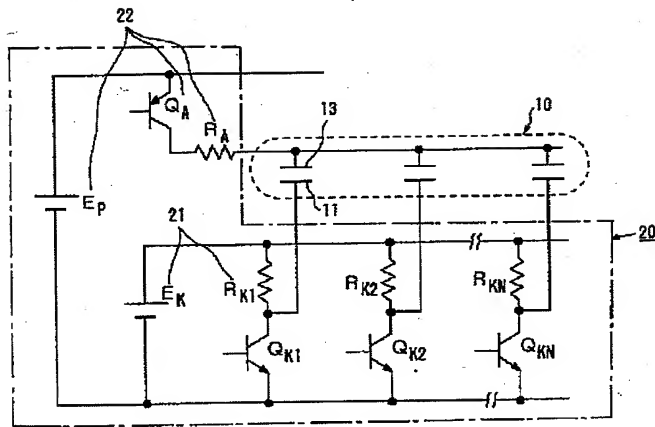
従来のガス放電表示装置の放電部の説明図

【図4】



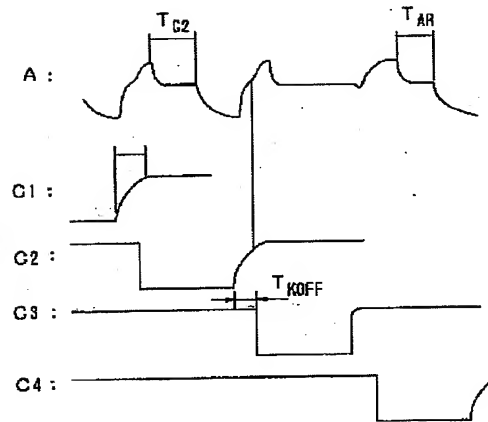
第三発明の実施例の説明に供する図(その2)

【図8】



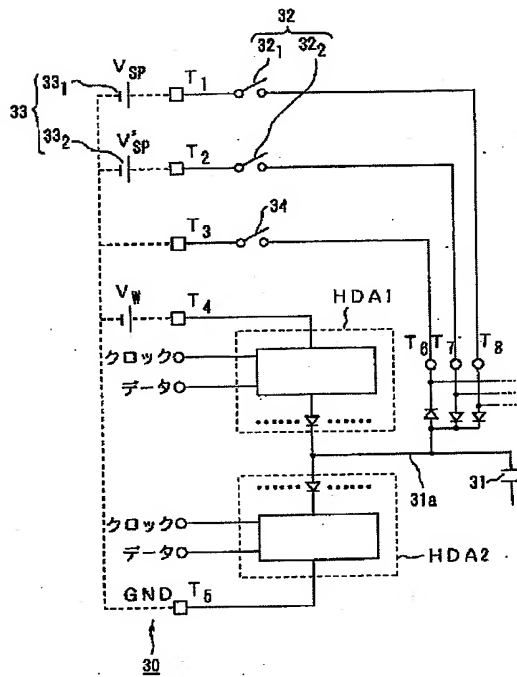
従来の駆動回路及び駆動方法の説明に供する図

【図9】



ガス放電表示装置の従来法での駆動時のタイムチャート

【図10】



従来のガス放電表示装置の他の例の駆動回路部の説明図